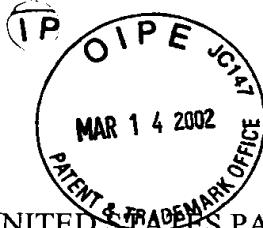


P21847.P08



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yasushi NAGATA et al.

Serial No. : 10/026,459 Group Art Unit : 2816

Filed : December 27, 2001 Examiner : Not Known

For : HIGH-FREQUENCY SWITCHING MODULE AND HIGH-FREQUENCY APPARATUS EQUIPPED WITH THE SAME

CLAIM OF PRIORITY

Commissioner of Patents and Trademarks
Washington, D.C. 20231

Sir:

Applicant hereby claims the right of priority granted pursuant to 35 U.S.C. 119 based upon Japanese Application No. 2000-400404, filed December 28, 2000. As required by 37 C.F.R. 1.55, a certified copy of the Japanese application is being submitted herewith.

Respectfully submitted,
Yasushi NAGATA et al.

Bruce H. Bernsetin
Reg. No. 29,027

March 13, 2002
GREENBLUM & BERNSTEIN, P.L.C.
1941 Roland Clarke Place
Reston, VA 20191
(703) 716-1191

【書類名】 特許願
【整理番号】 7410120014
【提出日】 平成12年12月28日
【あて先】 特許庁長官殿
【国際特許分類】 H03H 7/01
【発明者】
【住所又は居所】 京都府京田辺市大住浜55-12 松下日東電器株式会社内
【氏名】 永田 康志
【発明者】
【住所又は居所】 京都府京田辺市大住浜55-12 松下日東電器株式会社内
【氏名】 岩崎 智之
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 佐藤 祐己
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 三宅 充
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 安保 武雄
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 高周波スイッチモジュールおよびこれを実装した高周波機器

【特許請求の範囲】

【請求項1】 スイッチ回路とフィルタ回路を主構成とする高周波スイッチモジュールであって、複数の誘電体シートを積み重ねた積層体と、この積層体の外表面に設けられた複数の高周波端子と、前記積層体の内層部分で形成されるとともに一端が前記第1の高周波端子と接続された前記スイッチ回路と、前記積層体の内層部分で形成されるとともにその一端が前記スイッチ回路の他端側と接続されその他端が前記第2の高周波端子と接続された前記フィルタ回路とを備え、前記高周波端子は前記積層体の実装面に形成され、かつ前記積層体の側面を前記高周波端子の非電極形成面としたことを特徴とする高周波スイッチモジュール。

【請求項2】 スイッチ回路の一端と第1の高周波端子との接続およびフィルタ回路の他端と第2の高周波端子との接続は、それぞれ積層体内に形成されたピアホールを介して接続されたことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項3】 アース電極は積層体内において、フィルタ回路及びスイッチ回路より実装面側に形成するとともに、誘電体シートの外周端にまで形成したことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項4】 高周波端子は積層体における実装面の外周端に沿って電極形成され、前記積層体の外周端側の電極幅を内方側の電極幅より広くしたことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項5】 高周波端子の電極形状を略D字状としたことを特徴とする請求項4に記載の高周波スイッチモジュール。

【請求項6】 高周波端子は積層体の外周端から所定の間隔をあけて形成したことを特徴とする請求項4に記載の高周波スイッチモジュール。

【請求項7】 積層体の外周形状を矩形状とするとともに、前記積層体の実装面における角部に外部接続補強用の接続端子を設けたことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項8】 積層体の外周形状を矩形状とするとともに、前記積層体の実装

面の内側に外部接続補強用の接続端子を設けたことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項9】 接続端子を実装面の略中心点に配置したことを特徴とする請求項8に記載の高周波スイッチモジュール。

【請求項10】 接続端子を複数設けるとともに、実装面の中心点に対して略対称の位置に配置したことを特徴とする請求項9に記載の高周波スイッチモジュール。

【請求項11】 接続端子と積層体内に設けられたアース電極とを前記積層体内に形成されたビアホールを介して接続したことを特徴とする請求項8または請求項9に記載の高周波スイッチモジュール。

【請求項12】 高周波端子にハンダボールを形成したことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項13】 第1の高周波端子とスイッチ回路の一端を形成する内部電極とを対向させコンデンサ回路を形成したことを特徴とする請求項1に記載の高周波スイッチモジュール。

【請求項14】 請求項1に記載の高周波スイッチモジュールと、この高周波スイッチモジュールを実装する回路基板とからなり、前記回路基板に形成される実装ランド形状を前記高周波スイッチモジュールに設けられた高周波端子形状よりも小さくしたことを特徴とする高周波機器。

【請求項15】 スイッチ回路とフィルタ回路を主構成とする高周波スイッチモジュールであって、複数の誘電体シートを積み重ねた積層体と、この積層体の外表面に設けられた複数の高周波端子と、前記積層体の内層部分で形成されるとともに一端が前記第1の高周波端子と接続された前記スイッチ回路と、前記積層体の内層部分で形成されるとともにその一端が前記スイッチ回路の他端側と接続されその他端が前記第2の高周波端子と接続された前記フィルタ回路とを備え、前記積層体上に前記スイッチ回路または／およびフィルタ回路の一部を形成する積層コンデンサを実装する際に、前記積層体の積層方向と前記積層コンデンサの内層に設けられた複数の対向するコンデンサ電極の積層方向がほぼ垂直となるように前記積層コンデンサを載置したことを特徴とする高周波スイッチモジュール

【請求項16】 スイッチ回路とフィルタ回路を主構成とする高周波スイッチモジュールであって、複数の誘電体シートを積み重ねた積層体と、この積層体の外表面に設けられた複数の高周波端子と、前記積層体の内層部分で形成されるとともに一端が前記第1の高周波端子と接続された前記スイッチ回路と、前記積層体の内層部分で形成されるとともにその一端が前記スイッチ回路の他端側と接続されその他端が前記第2の高周波端子と接続された前記フィルタ回路とを備え、前記積層体上に前記スイッチ回路または／およびフィルタ回路の一部を形成するチップインダクタを実装する際に、前記積層体内に形成された前記スイッチ回路または／およびフィルタ回路の一部を形成するスパイラル状の伝送線路の巻き軸方向と前記チップインダクタのコイル電極の巻き軸方向がほぼ垂直となるように前記チップインダクタを載置したことを特徴とする高周波スイッチモジュール。

【請求項17】 スイッチ回路とフィルタ回路を主構成とする高周波スイッチモジュールであって、複数の誘電体シートを積み重ねた積層体と、この積層体の外表面に設けられた複数の高周波端子と、前記積層体の内層部分で形成されるとともに一端が前記第1の高周波端子と接続された前記スイッチ回路と、前記積層体の内層部分で形成されるとともにその一端が前記スイッチ回路の他端側と接続されその他端が前記第2の高周波端子と接続された前記フィルタ回路とを備え、前記スイッチ回路または／およびフィルタ回路の一部を形成するストリップラインについて、その一部が前記積層体内に形成されるとともに、その残部が前記積層体が実装される回路基板側に形成されることを特徴とする高周波スイッチモジュール。

【請求項18】 ストリップラインのうちスイッチ回路を制御するための制御端子に接続されたストリップラインについて、その一部が積層体内に形成されるとともに、その残部が前記積層体が実装される回路基板側に形成されることを特徴とする請求項17に記載の高周波スイッチモジュール。

【請求項19】 積層体側に形成されるストリップラインのインピーダンス（ Z_1 ）を回路基板側に形成されるストリップラインのインピーダンス（ Z_2 ）よりも小さく形成することにより、トータルの電気長を $\lambda/4$ よりも短く形成したこと

とを特徴とする請求項17に記載の高周波スイッチモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、主として通信機器に用いられる高周波スイッチモジュールおよびこれを実装した高周波機器に関するものである。

【0002】

【従来の技術】

従来、積層型の高周波スイッチモジュールは図10に示す如く、誘電体からなる積層体1の内部に所定の回路電極（図示せず）を形成し、積層体1の側面部分に一部の回路電極と接続された高周波信号の入出力端となる高周波端子2を形成していた。

【0003】

【発明が解決しようとする課題】

しかしながら、携帯電話などの高周波機器の小型化が進む中、高周波機器に用いられる高周波スイッチモジュールの使用周波数が数百MHz～数GHzと高いことから、特に高周波信号の入出力経路となる高周波端子2を積層体1の側面に形成することで、この高周波端子2がアンテナとして機能してしまい小型高密度化が進む高周波機器内において近接する他の部品からの影響を受け易いものとなっていた。

【0004】

そこで本発明はこのような問題を解決し、外部からの影響を受けにくい高周波スイッチモジュール及びそれを用いた高周波機器を提供するものである。

【0005】

【課題を解決するための手段】

そこで、この目的を達成するため本発明の請求項1に記載の発明は、特に高周波スイッチモジュールにおいて高周波端子を積層体の実装面に形成し、かつ積層体の側面を高周波端子の非電極形成面としたことで、高周波領域においてアンテナとして機能してしまう高周波端子を積層体の下面に配置し積層体側面が高周波

端子の非電極形成面となるので、他のディバイスと共に回路基板に実装した際に隣接する他ディバイスの影響を受けにくいものとできる。

【0006】

請求項2に記載の発明は、特に高周波端子と回路電極との接続を、積層体内に形成されたビアホールを用いて行うことで、高周波スイッチモジュールの信号経路が積層体内でなされることになり、高周波端子と回路電極との接続をビアホールで行うことで積層体の製造過程においても特別な工程を設けることなく、またビアホールの伝送ロスが従来の電極パターンのものに比べ非常に小さいものであることから、高周波スイッチモジュールの高周波特性を向上することができる。

【0007】

請求項3に記載の発明は、特にアース電極を積層体内においてフィルタ回路及びスイッチ回路より実装面側に形成して誘電体シートの外周端にまで形成することで、アース電極の面積増加に伴い、より電磁界が遮蔽され高周波スイッチモジュールに対する外部からの影響を抑制できる。

【0008】

請求項4に記載の発明は、特に高周波端子の電極幅を積層体の内方側より外周端側を広くしたことで、積層体の応力集中の高い外周端部分の電極幅を広く形成することで、高周波端子の剥離強度を高めることが出来る。

【0009】

請求項5に記載の発明は、特に高周波端子の形状をD字状としたことで、高周波端子の電極幅を積層体の内方側より外周端側を広くでき、また高周波端子の角部を減少させることができ、さらに高周波端子の剥離強度を高めることが出来る。

【0010】

請求項6に記載の発明は、特に高周波端子を積層体の外周端から所定の間隔を設けることで、積層体の切断工程における電極剥離を防止できる。

【0011】

請求項7に記載の発明は、特に積層体の実装面において角部に外部接続補強用の接続端子を設けたことで、高周波スイッチモジュールの回路構成に重要な高周

波端子や制御端子に加わる外部応力を分散することができるとともに、応力集中の激しい積層体の角部に接続電極を形成することで、高周波スイッチモジュールの実装信頼性を高めることが出来る。

【0012】

請求項8に記載の発明は、特に積層体の実装面の内側に外部接続補強用の接続端子を設けたことで、小型化が進む高周波スイッチモジュールの実装信頼性を確保できる。

【0013】

請求項9に記載の発明は、特に接続端子を実装面の略中心点に配置したことと、高周波スイッチモジュールの応力バランスを確保することができ実装信頼性を確保できる。

【0014】

請求項10に記載の発明は、特に接続端子を複数設け実装面の中心点に対して略対称の位置に配置したことで実装時のセルフアライメントによる回路基板に対する実装精度が向上し、高周波スイッチモジュールと回路基板間に生じる寄生インピーダンスの増減を抑制できるため、回路基板に実装した高周波スイッチモジュールの高周波特性を安定させることができる。

【0015】

請求項11に記載の発明は、特に接続端子と積層体内に設けられたアース電極とを積層体内に形成されたビアホールを介して接続したことで、高周波スイッチモジュールのグランド電極とアース間の寄生インダクタンスを低減することで高周波スイッチモジュールの高周波特性を向上させることができる。

【0016】

請求項12に記載の発明は、特に高周波端子にハンダボールを形成したことで、実装時のセルフアライメントによる実装精度が向上し高周波スイッチモジュールの多端子構造における端子接続信頼性が確保できる。

【0017】

請求項13に記載の発明は、特に第1の高周波端子とスイッチ回路の一端を形成する内部電極と高周波端子とを対向させコンデンサ回路を形成することで、高

周波端子をコンデンサ形成用電極として共用することができ、高周波スイッチモジュールの小型化を図ることができる。

【0018】

請求項14に記載の発明は、特に回路基板に形成される実装ランド形状を高周波スイッチモジュールに設けられた高周波端子のものよりも小さくしたことで、実装ランドと高周波スイッチモジュール内に設けられた電極との不要な結合を抑制できる。

【0019】

請求項15に記載の発明は、特に積層体上に積層コンデンサを実装する際に、前記積層体の積層方向と前記積層コンデンサの内層電極の積層方向がほぼ垂直となるように前記積層コンデンサを載置したことで、前記積層コンデンサの内層電極と前記積層体内に形成される各種電極パターンとの間に発生する浮遊容量を低減することができ、高周波スイッチモジュールの高周波特性の低下を低減することができる。

【0020】

請求項16に記載の発明は、特に積層体上にチップインダクタを実装する際に、前記積層体内に形成されたスパイラルパターンの向きと前記チップインダクタのコイルの巻き方向がほぼ垂直となるように前記チップインダクタを載置したことで、スパイラルパターンとチップインダクタとの間でカップリングが発生することを低減することができ、高周波スイッチモジュールの高周波特性の低下を低減することができる。

【0021】

請求項17に記載の発明は、特にスイッチ回路または／およびフィルタ回路の一部を形成するストリップラインについて、その一部が積層体内に形成されるとともに、その残部が前記積層体が実装される基板側に形成されることで、線路長の調整を容易に行うことができ、マッチングロスを低減することができる。

【0022】

請求項18に記載の発明は、特にスイッチ回路を制御するための制御端子に接続されたストリップラインについて、その一部が積層体内に形成されるとともに

、その残部が前記積層体が実装される基板側に形成されることで、ダイオードの端子間容量、ダイオードの周りで発生する浮遊容量、ダイオードを実装した際の位置ずれ等による影響を基板側のストリップラインの線路長をトリミングするだけで簡単に低減することができ、高周波特性の低下を抑制することができる。

【0023】

請求項19に記載の発明は、特に積層体側に形成されるストリップラインのインピーダンス(Z_1)を基板側に形成されるストリップラインのインピーダンス(Z_2)よりも小さく形成することにより、トータルの電気長を $\lambda/4$ よりも短く形成することができ、積層体内に形成されるパターン長を短くすることができるため、積層体内のパターン設計をより行いやすくするとともに、より小型化を図ることができる。

【0024】

【発明の実施の形態】

以下本発明の一実施の形態について図を用いて説明する。なお、前述した従来の技術と同様の構成については同じ符号を付すものとする。

【0025】

図1は携帯電話などの高周波機器のRF部に用いられる高周波スイッチモジュールの斜視図である。

【0026】

この高周波スイッチモジュールは、誘電体からなる積層体1の内部に図2に示すスイッチ回路3とフィルタ回路4を後述する各回路電極で形成し、その上面にスイッチ回路3やフィルタ回路4の一部を形成するダイオードやコンデンサやインダクタなどの回路部品5を搭載した構成となっている。

【0027】

なお、積層体1の上面に実装される回路部品5は、特に積層体1内で形成することができない部品、あるいは形成できてもその素子値が大きくて小型化が図りにくい部品が、積層体1上に実装されており、このような積層体内で形成できない素子や、形成できてもその値が大きくて小型化が図りにくい素子、あるいはノイズ対策が図りにくい素子等については、積層体1の表層に実装することにより

、1チップ化を可能にするとともに、トータル的な小型化を図ることができる。本実施の形態では積層体1の上面に回路部品5としてダイオードとチップインダクタのみが実装された構成となっているが、これに限定されるものではない。

【0028】

次に、図2においてフィルタ回路4は、高周波スイッチモジュールの後段に接続されるアンプ回路など（特に図示せず）から出力される高調波成分を除去するためのもので、送信ポート6とスイッチ回路3との間をコイル7で接続し、その両端をそれぞれコンデンサ8a, 8bを介して接地したπ型のローパスフィルタで構成している。さらに、コイル7にはコンデンサ9を並列接続することにより、コイル電極7とコンデンサ9との並列共振させ、必要とする周波数領域における減衰量を確保している。

【0029】

また、スイッチ回路3はアンテナポート10に対して送信ポート6或いは受信ポート11の一方を選択的に接続するためのものでありシングルポート・ダブルターミナル（S P D T）型の高周波スイッチで構成されている。

【0030】

すなわち、このスイッチ回路3は、送信ポート6側にアノードが接続されアンテナポート10側にカソードが接続されたダイオード12と、ダイオード12のアノード側に接続された制御ポート13と、一端がダイオード12とアンテナポート10間に接続されて他端が受信ポート11側に接続され、送信周波数の略1/4波長となるストリップライン14と、アノード側がストリップライン14と受信ポート11間に接続されカソード側がアースに接続されたダイオード15とから形成されている。

【0031】

そして、このスイッチ回路3によって、送信時には制御電圧を制御ポート13からダイオード12, 15に印加して2つのダイオード12, 15を共にスルー状態として、送信ポート6とアンテナポート10を接続状態とともに、ストリップライン14の受信ポート11側が接地されて、アンテナポート10からみた受信ポート11側がオープン状態となるので、送信ポート6から入力された

送信信号が効率よくアンテナポート10に出力される。

【0032】

また、受信時には制御ポート13からの制御電圧を印加せず2つのダイオード12, 15をオープン状態とすることで、アンテナポート10と送信ポート6間が遮蔽状態となり、アンテナポート10から入力された受信信号が受信ポート11に効率よく出力されるのである。なお、ダイオード12に並列接続されたコンデンサ16とコイル17は受信時に生じるダイオード12の端子間容量による影響を抑制するためのものである。

【0033】

また、アンテナポート10、送信ポート6、受信ポート11のそれぞれに設けられた各コンデンサ18, 19, 20は、制御ポート13から印加される制御電圧に対するDCカットの役割を果たしている。

【0034】

そして、このような高周波スイッチモジュールの回路を図1に示すように積層構成化するには、積層体1を図3に示すように矩形状の誘電体シート1a～1kを縦方向に積み重ね、その内層部分及び上面部分に後述する所定の回路電極を形成るのである。また、積層体1の下面すなわち積層型高周波スイッチモジュールの実装面には図4に示すように回路電極と接続された図2におけるアンテナポート10となるアンテナ端子2a、送信ポート6となる送信端子2b、受信ポート11となる受信端子2c、制御ポート13となる制御端子40、およびアース接地用のアース端子41が設けられている。

【0035】

図3に戻り、誘電体シート1a, 1cには、その略全面にアース電極20a, 20bが設けられ、誘電体シート1fの右側部分にはアース電極20cが設けられている。そして、それぞれのアース電極20a, 20b, 20cはビアホールを介して図4に示す所定のアース端子41に接続されている。

【0036】

誘電体シート1b上には接地用のコンデンサ電極21, 22a, 22bが設けられておりそれがアース電極20a, 20bと対向することで、コンデンサ

電極21は一端がピアホールを介して図4に示す制御端子40に接続されて図2におけるコンデンサ23を形成し、コンデンサ電極22aは一端がピアホールを介して図4に示す送信端子2bに接続されて図2に於けるコンデンサ8aを形成し、コンデンサ電極22bはピアホールを介して後述するコイル電極24の一端に接続され図2に於けるコンデンサ8bを形成している。

【0037】

誘電体シート1d上には、一端がピアホールを介して図4に示す送信端子2bに接続されて図2に於けるコイル7を形成するコイル電極24と、一端がピアホールを介して図4に示す受信端子2cに接続されて図2に於けるストリップライン14の一部を形成するストリップライン電極25aが設けられている。

【0038】

誘電体シート1e上には、一端がピアホールを介してストリップライン25aと接続され図2におけるストリップライン14の残部を形成するストリップライン電極25bが設けられている。またこのストリップライン電極25bの左側にはピアホールを介してコイル電極24の一端と接続されたコンデンサ電極26が設けられている。

【0039】

誘電体シート1f, 1g, 1hのそれぞれ左側部分には、コンデンサ電極27, 28, 29が設けられ、コンデンサ電極28はコンデンサ電極27, 29と対向し図2に於けるコンデンサ16を形成している。またコンデンサ電極27はコンデンサ電極26と対向し図2に於けるコンデンサ9を形成している。

【0040】

誘電体シート1iには一端が制御端子40に接続され図2に於ける制御ポート13とダイオード12間に接続されたストリップライン30を形成するストリップライン電極31が設けられている。

【0041】

誘電体シート1kには、回路部品5の一つであるチップダイオードを実装するための実装電極32と、チップインダクタを実装するための実装電極33が設けられている。そしてこれらの実装電極32, 33は誘電体シート1jに設けられ

た接続電極34を経て所定の回路電極に接続されて積層型の高周波スイッチモジュールを形成している。

【0042】

なお、本実施の形態ではストリップライン14、30は積層体1内にそれぞれストリップライン電極25a、25bおよびストリップライン電極31として形成されているが、その一部を積層体1の外部、すなわち積層体1が実装されるマザーボード側に形成することができる。これにより、ストリップラインの電気長を外部に形成されたストリップライン電極をトリミングすることにより簡単に調整することができるため、回路のマッチングが取りやすくなり、マッチングロスを大幅に低減することができる。

【0043】

特に、制御ポート13とダイオード12間に接続されたストリップライン30について、その一部を積層体1内に形成し、残部を基板側に形成するとより効果的である。これはダイオード12単体自身が保有する端子間容量、ダイオード12が実装される実装電極32間に発生する浮遊容量、および実装電極32に至るまでの引き回しによるラインパターン間で発生する浮遊容量、さらにはダイオード12を実装電極32に実装した際の位置づれ等により、これらの容量を足し合わせると、コンデンサ16とコイル17とで形成される共振回路に大きな影響を与えるため、例えば携帯電話等で使用される高周波帯域においては、足し合わせた結果が0.1 pF増加するだけでコイル17のL値は所定の設定値に対して數nH変化してしまうため、これを基板側のストリップラインの線路長をトリミングするだけで簡単にこの変化量を低減させることができるので、非常に簡単な調整で高周波特性の劣化抑制を図ることができ、非常に効果的である。

【0044】

また積層体側に形成されるストリップラインのインピーダンス(Z_1)を基板側に形成されるストリップラインのインピーダンス(Z_2)よりも小さく形成することにより、トータルの電気長を $\lambda/4$ よりも短く形成することができ、積層体内に形成されるパターン長を短くすることができるので、積層体内のパターン設計をより行いやすくするとともに、より小型化を図ることができる。これは、

開放端側（図2（b）中のA点近傍）で特性インピーダンスが低くなり、それによって開放端での容量性および短絡端側での誘導性が大きくなるため、波長短縮が可能となる。

【0045】

次に、この高周波スイッチモジュールは、図4に示すように高周波端子2（アンテナ端子2a, 送信端子2b, 受信端子2c）を、図1に示す積層体1の下面である実装面に設け、積層体1の側面を高周波端子2の非電極形成面35としている。この構成により高周波スイッチモジュールは、積層体1の側面の高さ方向全てにわたって高周波的にアンテナの役割を果たす高周波端子2が構成されず、高周波端子2からの放射損失ならびに寄生インピーダンスを理想的に低減できるのである。

【0046】

さらに、積層体1の実装面のみに高周波端子2を形成することで、特に図示はないが高周波スイッチモジュールを回路基板に実装した際ににおいても、従来積層体1の側面に形成されていた実装用ハンダのハンダフィレットが形成されず、より高密度実装が可能になるとともに、特に他のデバイスと共に回路基板に実装した際に隣接する他デバイスとの電磁界干渉及びノイズも著しく低減することができ、安定した性能が確保できる。

【0047】

また、積層体1の側面を高周波端子2の非電極形成面35とするには、具体的に高周波端子2と回路電極との接続をビアホールで行うことが望ましいものであって、積層体1の製造過程においても特別な工程を設けることなく、またビアホールの伝送ロスが従来の電極パターンのものに比べ非常に小さいものであることから、高周波スイッチモジュールの高周波特性を向上することが出来るのである。

【0048】

なお、回路部品5が実装される積層体1の上面は、特に図示していないがアースに接続された金属製のシールドカバーで覆うものであり、この部分におけるシールド性はこのシールドカバーによって十分に確保されている。

【0049】

また、積層体1において側面を高周波端子2（アンテナ端子2a, 送信端子2b, 受信端子2c）の非電極形成面35としたことから、図3に示す誘電体シート1a（1c, 1f）上に設けられたアース電極20a（20b, 20c）を誘電体シート1a（1c, 1f）の外周端にまで形成することができ、さらに積層体1のシールド性を高めることができるのである。

【0050】

これは、図10に示す積層体1の側面に高周波端子2を形成した場合、例えば図3に示すアース電極20aは高周波端子2との短絡を防止するため、誘電体シート1aの外周端においてアース端子19と接続する部分を除く外周端部分に電極形成が出来ないものとなるのであるが、高周波端子2を積層体1の下面のみに配置し、この接続をピアホールを介して行うものとすることで、ピアホールの位置が誘電体シート1aの外周端から内方に配置されるのでピアホールに対して所定の間隔をあけることでアース電極20aが誘電体シート1aの外周端まで電極形成でき、外部影響を一番受けやすい積層体1の外周端部分にまでアース電極20aが形成でき、結果として積層体1のシールド性を向上することができるのである。

【0051】

また、高周波端子2（アンテナ端子2a, 送信端子2b, 受信端子2c）の形状を図4に示すように、積層体1の外周端に位置する電極幅を内方側の電極幅より広くなるように設定している。

【0052】

これは積層体1を回路基板に実装した際に、積層体1と回路基板の熱収縮差による応力や、外部衝撃などによる応力が積層体1の外周端部分に集中するため、これによる高周波端子2（アンテナ端子2a, 送信端子2b, 受信端子2c）の剥離を防止するべく積層体1の外周端側に位置する高周波端子2（アンテナ端子2a, 送信端子2b, 受信端子2c）の電極幅を広く設定し、その応力集中を抑制するとともに、積層体1の内方に向けて高周波端子2（アンテナ端子2a, 送信端子2b, 受信端子2c）の電極幅を細く設定することで高周波端子2（アン

テナ端子2a, 送信端子2b, 受信端子2c) と積層体1内に設けられた回路電極との不要な結合(例えば高周波端子2cとコンデンサ電極21との結合)を抑制しているのである。

【0053】

すなわち、図10に示す従来の高周波端子2は積層体1の下面から側面に回り込んだものであるため、回路基板上に実装した際この側面部分に形成された高周波端子2部分にハンダフィレットを形成するため、前述した応力はこの側面部分にまで分散されるのでその剥離強度が高くなり、また、高周波端子2に対する応力集中の高い実装面の外周端部分に高周波端子2の端部が形成されないので剥離強度がさらに高いものとなるのであるが、上述したように高周波スイッチモジュールをシールド性の高いものとするために高周波端子2を積層体1の実装面にのみ形成したことで高周波端子2の剥離強度が低下するためこの剥離強度の低下を抑制することが非常に重要となるのであり、高周波端子2が積層体1と回路基板との接続強度を確保する上で、接続面積を大きくする必要があり、この面積確保において積層体1の応力集中の高い外周端部分の電極幅を広く形成し内方に向けて電極幅を狭くするという構造が非常に有効な手段となるのである。

【0054】

また、高周波端子2の具体的な形状としては、図4に示すように略D字状とすれば、積層体1の外周端部分の電極幅を広く形成し内方に向けて電極幅を狭くするという構造が形成できるとともに、D字の円弧部分には応力集中しやすい角部がなく高周波端子2の実装信頼性を確保できるのである。

【0055】

さらに、高周波端子2を形成する上で、高周波端子2の端部と積層体1の外周端との間に所定の間隔を設けることで高周波端子2の剥離強度を向上できるのである。

【0056】

これは積層体1を形成する際、通常大判の誘電体シートに対して複数個の電極パターンを形成しこの大判の誘電体シート積層した後に個々の積層体1に切断加工するものであり、積層体には印刷による電極パターンの寸法ばらつきや積層に

よる位置ばらつきを含むため、高周波端子2の端と積層体1の外周端との間に所定の間隔を設けなければ、切断加工時に高周波端子2の電極部分を含むように切断してしまうことになる。この場合切断による外力で高周波端子2が積層体1表面から剥離してしまうこととなり、高周波端子2の端を積層体1の外周端から所定間隔を設けることでこのような問題を解消でき、所定の剥離強度を確保することができるるのである。

【0057】

また、積層体1の実装面に形成する電極は上述した端子電極2の他に、図2に示す高周波スイッチのオンーオフを制御する制御ポート13に相当する制御端子40および外部アースに接続するアース端子41が設けられるものであるが、この他にも図5に示すように積層体1を回路基板と接続するための接続電極36を別途設けることで、積層体1の回路基板に対する接続面積を増加し、高周波スイッチモジュールの回路構成に重要な高周波端子2や制御端子40に加わる外部応力を分散することができ、製品の実装信頼性を高めることができるのである。

【0058】

そして、このような接続電極36は積層体1が矩形状であることから、応力集中の激しい積層体1の角部に形成することが特に有効となる。

【0059】

また、高周波端子2と制御端子5は積層体1を実装する回路基板設計において積層体1の外周端部分に配置することが要望されるもので、高周波スイッチモジュールの小型化に伴い積層体1の実装面における各電極も必然的に小さくなってしまうため、この高周波端子や制御端子にかかる応力緩和が実装信頼性の確保に重要となり、実装面の内方部分において他の端子（高周波端子2、制御端子40、アース端子41）とは独立した接続電極36を設けて外部との接続面積を増加することが非常に有効となる。

【0060】

さらに、接続電極36は、積層体1の実装面における中央に設ける或いは中央に対して対称の位置となるように設けることが望ましく、これは積層体1を回路基板に実装する際にクリームハンダを用いたリフロー実装がなされるもの

であり、ハンダ溶融に伴うセルフアライメントが効果的になされ、高周波端子2とこれが接続される回路基板の実装ランドとの位置決め精度が高くなり高周波性能における寄生インダクタンス成分となる接続ハンダ部分が安定化できることになり、高周波スイッチモジュールを実装した高周波機器の特性安定化を図ることができる。

【0061】

なお、実装ランドの大きさを高周波端子2のものより小さく設定することで、高周波信号の信号経路となる実装ランドと積層体1内に設けられた各回路電極の結合が抑制でき、回路基板に実装したことによる高周波スイチモジュールの高周波特性の低下を防止できる。

【0062】

また、回路基板に形成される実装ランド形状は丸形もしくは、コーナーにRをもつ矩形状のランド（Rは好ましくは0.05mm以上）とすることにより、エッジ効果による電磁界結合の増大を抑制出来より効果的に寄生インピーダンスの低減を図ることができる。

【0063】

そして、このような接続電極36は、図2に示す高周波スイッチモジュール回路とは独立して、積層体1の実装性を高めるためにだけに浮き電極として設けてもいいのであるが、アース端子41と同様に積層体1の最下層に設けられたアース電極20aとピアホールを介して接続すれば、高周波スイッチモジュールのアース接続性を高めることができ高周波特性の向上を図ることが出来る。

【0064】

さらに、高周波端子2を含む各外部接続用の電極に予めハンダボールを形成しておくことで、他端子構造であり且つ実装面の内方に接続端子35を有する高周波スイッチモジュールであったとしても、回路基板に対して確実に実装できる。

【0065】

なお、図2に示す高周波スイッチモジュールにおいて、各高周波端子2に相当するアンテナポート10、送信ポート6、受信ポート11にそれぞれ直接接続されたコンデンサ18、19、20を形成するには、特に図示はしていないが例え

ば送信ポート6に接続されたコンデンサ19であれば、図3に示す送信端子と対向する図2に示す誘電体シート上にアース電極と分離されたコンデンサ電極を形成することで形成でき、送信端子をコンデンサ形成用の電極として共用できるので積層体1の小型化を図ることができる。

【0066】

また、積層体1の上面に積層される回路部品5であるが、この回路部品5を積層コンデンサとした場合、積層コンデンサは図7に示すように積層体5aの内層にコンデンサ電極5bを多層にわたり形成するものであり、図8に示すように積層体5aの積層方向aと上述した高周波スイッチモジュールを形成する積層体1の積層方向bをほぼ垂直となるように積層コンデンサを積層体1上に載置すると、積層コンデンサのコンデンサ電極5bと積層体1内に形成される各種電極パターンとの間に発生する浮遊容量を低減することができ、高周波スイッチモジュールの高周波特性の低下をより低減することができる。

【0067】

また、回路部品5をチップインダクタとした場合、図9に示すように高周波スイッチモジュールを形成する積層体1内にスパイラル状の伝送線路39が形成されたものであれば、この伝送線路39のスパイラルパターンの巻き軸方向cとチップインダクタのコイル電極5cの巻き軸向dがほぼ垂直となるようにチップインダクタを積層体1上に載置すると、スパイラルパターンとチップインダクタとの間で発生するカップリングを低減させることができ、高周波スイッチモジュールの高周波特性の低下をより低減することができる。

【0068】

さらに、上述した実施形態においては図2に示すS P D T型の高周波スイッチモジュールについて説明したが、図6に示すような2つのS P D T型の高周波スイッチモジュール37をダイプレクサ38で並列接続したデュアルバンド対応高周波スイッチモジュールのようなものであれば、さらに多端子構造となり上述した作用効果がより効果的に現れるものとなる。

【0069】

【発明の効果】

以上のように本発明によれば、高周波スイッチモジュールにおいて高周波端子を積層体の実装面に形成し、かつ積層体の側面を高周波端子の非電極形成面としたことで、高周波領域においてアンテナの役割を果たす高周波端子を積層体の下面に配置することで、高周波領域においてアンテナの役割を果たす高周波端子を積層体の下面に配置し積層体側面が高周波端子の非電極形成面となるので、他のディバイスと共に回路基板に実装した際に隣接する他ディバイスの影響を受けにくいものと出来るのである。

【図面の簡単な説明】

【図1】

本発明の一実施の形態における高周波スイッチモジュールの斜視図

【図2】

同高周波スイッチモジュールの等価回路図

【図3】

同高周波スイッチモジュールの分解斜視図

【図4】

同高周波スイッチモジュールの下面図

【図5】

他の実施の形態における高周波スイッチモジュールの下面図

【図6】

また他の実施の形態における高周波スイッチモジュールに用いられる積層コンデンサの分解斜視図

【図7】

同積層コンデンサを用いた高周波スイッチモジュールの斜視図

【図8】

さらに他の実施の形態における高周波スイッチモジュールの斜視図

【図9】

さらにまた他の実施の形態における高周波スイッチモジュールの等価回路図

【図10】

従来の高周波スイッチモジュールの斜視図

【符号の説明】

1 積層体

1 a ~ 1 k 誘電体シート

2 高周波端子

2 a アンテナ端子

2 b 送信端子

2 c 受信端子

3 スイッチ回路

4 フィルタ回路

3 5 非電極形成面

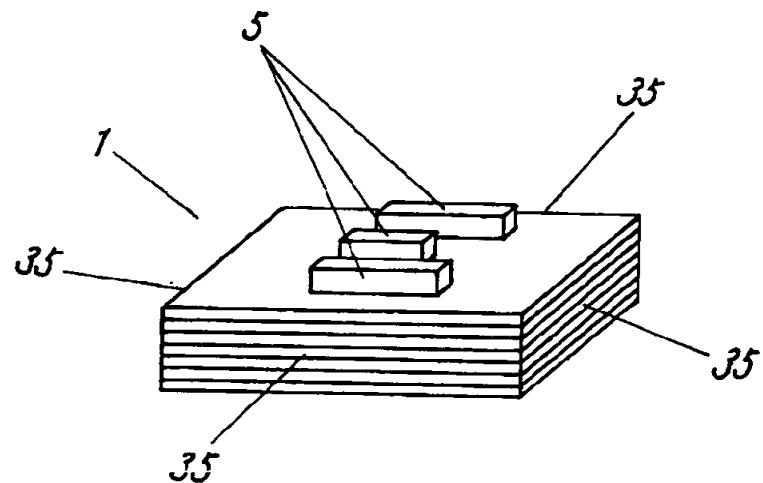
3 6 接続端子

4 0 制御端子

4 1 アース端子

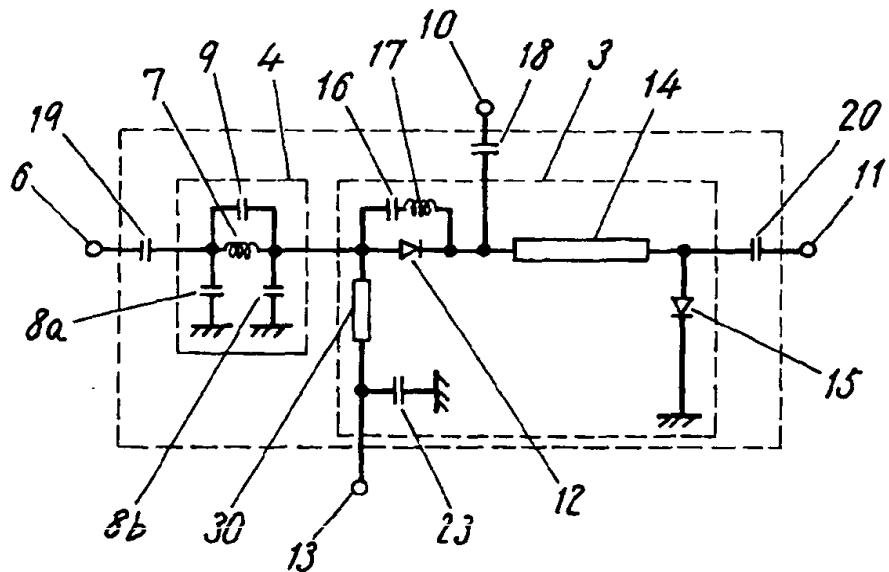
【書類名】 図面

【図1】

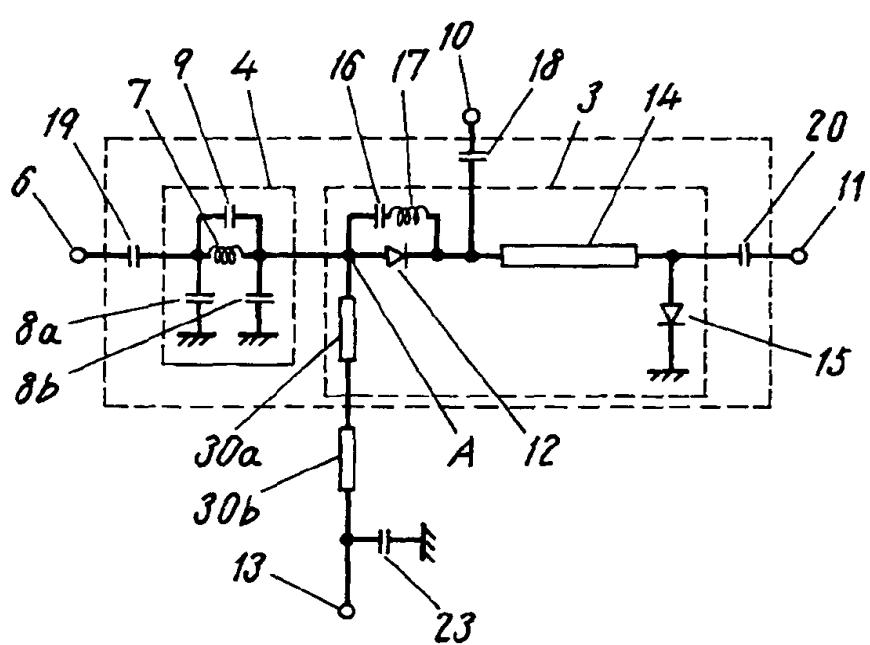


【図2】

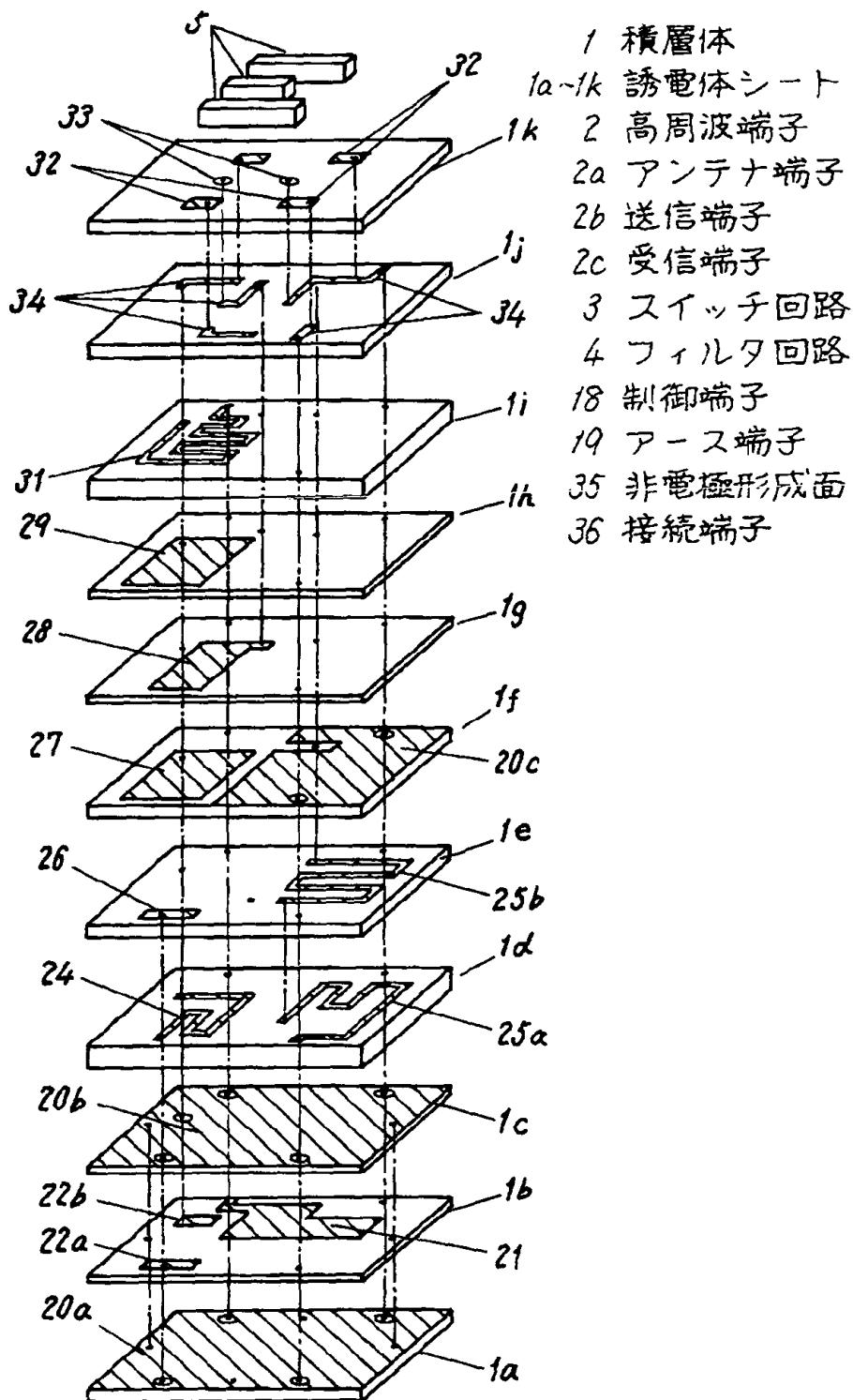
(a)



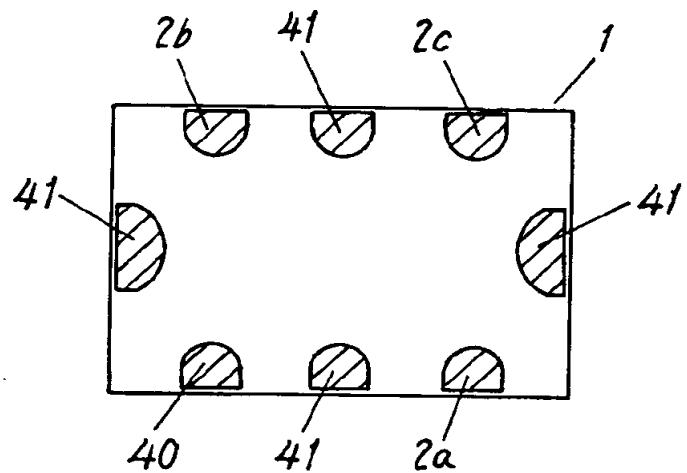
(b)



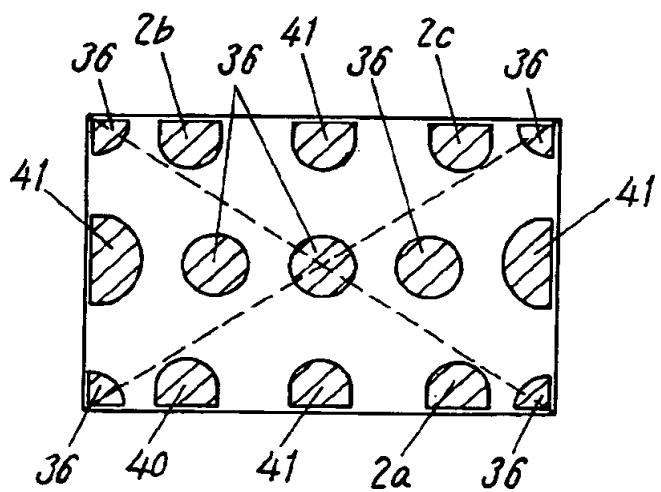
【図3】



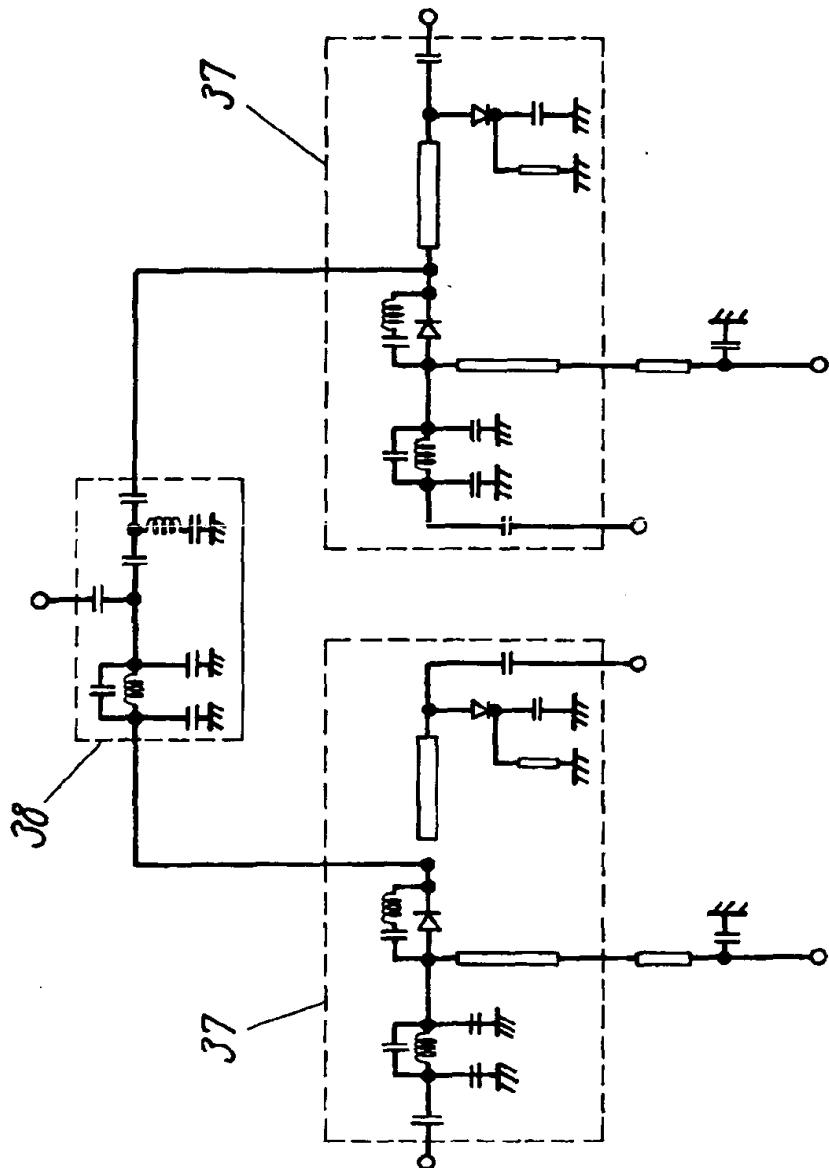
【図4】



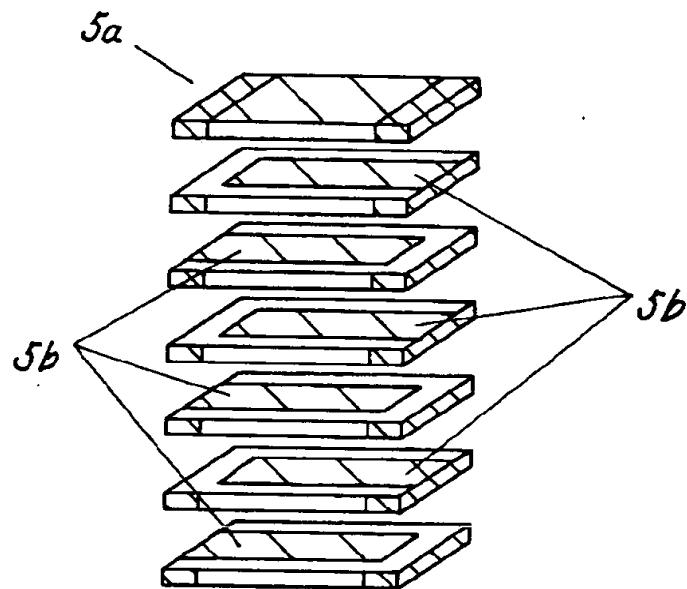
【図5】



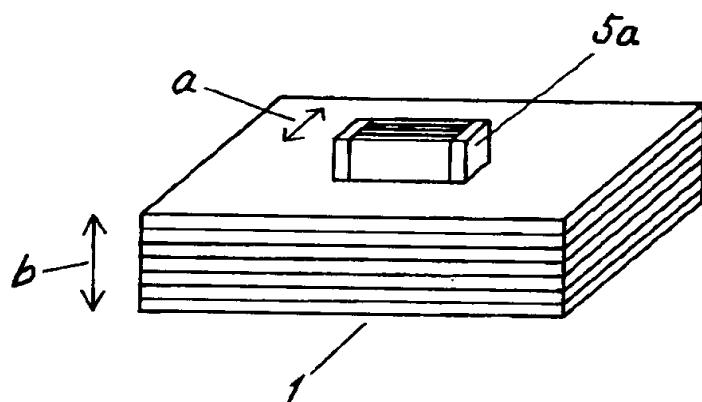
【図6】



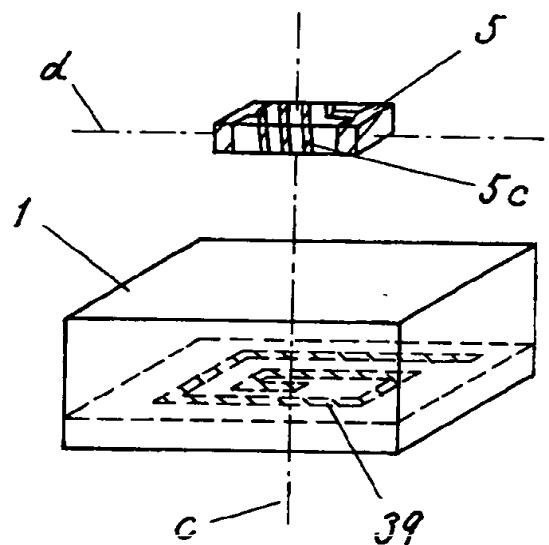
【図7】



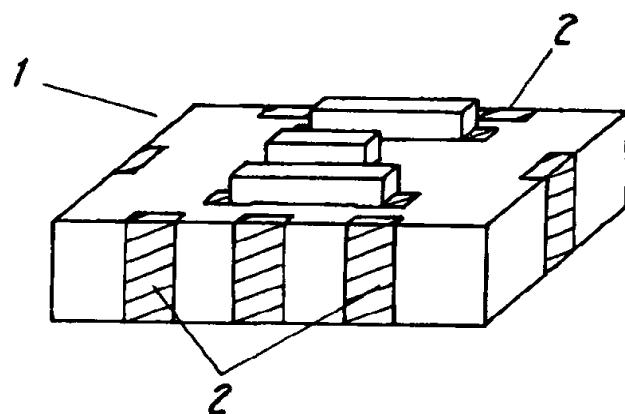
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 本発明は主として通信機器に用いられる高周波スイッチモジュール及びこれを実装した高周波機器に関するものであって、外部からの影響を受けにくい高周波スイッチモジュール及びそれを用いた高周波機器を提供するものである。

【解決手段】 高周波スイッチモジュールにおいて高周波端子2を積層体1の実装面に形成し、かつ積層体1の側面を高周波端子2の非電極形成面35としたのである。

【選択図】 図3

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社



Creation date: 13-08-2003

Indexing Officer: JBROADWAY - JASON BROADWAY

Team: OIPEBackFileIndexing

Dossier: 10026459

Legal Date: 03-04-2002

| No. | Doccode | Number of pages |
|-----|---------|-----------------|
| 1 | IDS | 3 |
| 2 | FOR | 17 |
| 3 | FOR | 6 |
| 4 | FOR | 11 |
| 5 | FOR | 8 |
| 6 | FOR | 10 |
| 7 | FOR | 20 |

Total number of pages: 75

Remarks:

Order of re-scan issued on